

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-186433

(43)Date of publication of application : 09.07.1999

(51)Int.Cl. H01L 23/12
H05K 3/46

(21)Application number : 09-347914

(71)Applicant : NEC CORP

(22)Date of filing : 17.12.1997

(72)Inventor : SAITO YUMI

(54) MULTI-LAYER WIRING STRUCTURE FOR SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent resistance increase or disconnection due to a void generated by electromigration, and to lengthen a life in a multi-layer wiring structure by a boarder-less wiring technique having upper layer wiring constituted of aluminum or aluminum alloy and a via hole constituted of a tungsten plug.

SOLUTION: When thickness of upper layer wiring 11 is defined as (t), and diameter of a tungsten plug 12 along the longitudinal direction of the wiring is defined as (d), a ratio t/d is set less than 1, preferentially, 0.75 or less. Thus, current density grade can be made larger at the back side than at the front side in the longitudinal direction of the wiring with a point O at which current density is made the maximum as a reference.



LEGAL STATUS

[Date of request for examination] 17.12.1997

[Date of sending the examiner's decision of rejection] 12.03.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3221383

[Date of registration] 17.08.2001

[Number of appeal against examiner's decision of rejection] 2001-05571

[Date of requesting appeal against examiner's decision of rejection] 11.04.2001

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-186433

(43) 公開日 平成11年(1999) 7月9日

(51) Int.Cl.⁶

H 0 1 L 23/12

H 0 5 K 3/46

識別記号

F I

H 0 1 L 23/12

H 0 5 K 3/46

N

N

S

審査請求 有 請求項の数 8 O L (全 7 頁)

(21) 出願番号

特願平9-347914

(22) 出願日

平成9年(1997)12月17日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 斎藤 由美

東京都港区芝五丁目7番1号 日本電気株式会社内

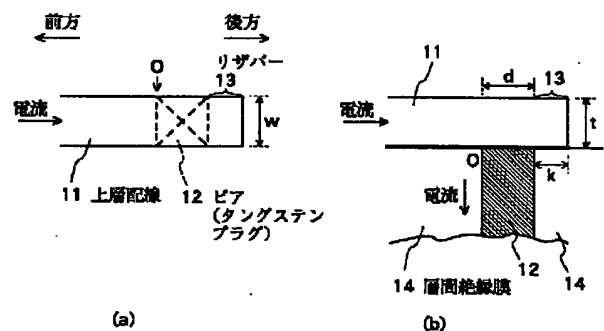
(74) 代理人 弁理士 若林 忠 (外4名)

(54) 【発明の名称】 半導体装置の多層配線構造

(57) 【要約】

【課題】 アルミニウムまたはアルミニウム合金からなる上層配線とタングステンプラグからなるビアとを有するボーダレス配線技術による多層配線構造において、エレクトロマイグレーションによって発生したボイドによる抵抗上昇や断線を防ぎ、寿命を長くする。

【解決手段】 上層配線11の厚さを t 、配線の長手方向に沿ったタングステンプラグ12の差し渡し(径)を d として、 t/d を1未満、好ましくは0.75以下とすることにより、電流密度が最大になると考えられる点Oを基準として、配線の長手方向に関し、電流密度勾配が前方側よりも後方側で大きくなるようにする。



【特許請求の範囲】

【請求項 1】 孔部を有する層間絶縁膜と、前記層間絶縁膜上に形成され第 1 の端部と第 2 の端部とを有する帯状の配線と、前記孔部内に充填され導電性材料からなり一端が前記第 1 の端部側で前記配線と接合するプラグとを有し、前記配線の前記第 2 の端部側と前記プラグの他端側との間で電氣的接続を確立する半導体装置の多層配線構造において、

前記配線の前記第 1 の端部側を後方、前記第 2 の端部側を前方とし、

前記配線の前記第 2 の端部側から前記プラグの他端側へ電流を流した場合に、前記配線と前記プラグとの接合領域内の点のうち最も電流密度が大きくなる点を基準として、前記配線の長手方向に関し、前記前方側よりも前記後方側の方が電流密度勾配が大きくなるように、前記配線及び前記プラグの材質と、前記配線の配線幅方向の断面形状とが定められている、半導体装置の多層配線構造。

【請求項 2】 前記プラグの前記配線幅方向の差し渡しが前記配線の配線幅と実質的に同等である請求項 1 に記載の半導体装置の多層配線構造。

【請求項 3】 前記配線がアルミニウムまたはアルミニウム合金からなり、前記プラグがタングステンからなる請求項 1 または 2 に記載の半導体装置の多層配線構造。

【請求項 4】 孔部を有する層間絶縁膜と、前記層間絶縁膜上に形成され第 1 の端部と第 2 の端部とを有しアルミニウムまたはアルミニウム合金からなる帯状の配線と、タングステンからなり前記孔部内に充填され一端が前記第 1 の端部側で前記配線と接合するプラグとを有し、前記配線の前記第 2 の端部側と前記プラグの他端側との間で電氣的接続を確立する半導体装置の多層配線構造において、

前記プラグの前記配線幅方向の差し渡しが前記配線の配線幅と実質的に同等であってボーダレスビア配線構造を有し、

前記配線の長手方向に沿った前記プラグの差し渡しを d とし、前記配線の厚さを t とするとき、

$$t/d < 1$$

であることを特徴とする半導体装置の多層配線構造。

【請求項 5】 $t/d \leq 0.75$ である請求項 4 に記載の半導体装置の多層配線構造。

【請求項 6】 前記配線の前記第 1 の端部側を後方、前記第 2 の端部側を前方として、前記配線と前記プラグとの接合領域よりさらに前記後方側に前記配線が延在する、請求項 5 に記載の半導体装置の多層配線構造。

【請求項 7】 前記後方側への前記配線の延在長が、 $0.2 \mu\text{m}$ 以上である請求項 6 に記載の半導体装置の多層配線構造。

【請求項 8】 前記配線幅方向の前記プラグの差し渡し、前記配線の長手方向に沿った前記プラグの差し渡し

と異なる請求項 4 乃至 7 いずれか 1 項に記載の半導体装置の多層配線構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の多層配線構造に関し、特に、下層配線（あるいは電極など）と上層配線とを層間絶縁膜中に形成されタングステン（W）プラグなどの導電性材料によって接続するとともに、上層配線として例えばアルミニウム（Al）を使用する多層配線構造に関する。

【0002】

【従来の技術】半導体装置、特に集積回路（IC）や大規模集積回路（LSI）では、層間絶縁膜をはさんで下層配線や電極と上層配線とを配置した多層配線構造が用いられており、多層配線構造では、必要に応じて、下層配線と上層配線とが層間絶縁膜を介して重なるところの層間絶縁膜に孔部を設けて導電性物質を充填し、下層配線と上層配線とを電氣的に接続している。このような多層配線構造は、まず下層配線（あるいは電極）を形成し、下層配線を含む面上に層間絶縁膜を形成し、接続点において層間絶縁膜に孔部（スルーホール、コンタクトホール、ビアホールなどと呼ばれる）を形成してこの孔部内に導電性材料からなるプラグ（ビア）を下層配線と電氣的に接続するように充填し、その後、プラグと電氣的に接続するように上層配線を設けることによって、形成することができる。なお、配線幅が広く孔部の直径を大きくできる場合には、プラグを設けることなく、上層配線の形成時に上層配線の材料によって孔部内が充填されるようにしてもよい。また、この工程を繰り返し実行することによって、配線層の数が 3 層あるいはそれ以上の多層配線構造とすることができる。

【0003】上述したような多層配線構造において、上層配線を構成する材料としては、アルミニウムあるいはアルミニウム合金が広く使用されている。また、層間絶縁膜内に形成するプラグとしては、例えば、タングステンなどが使用されている。

【0004】ところで、半導体装置における集積度の向上などに伴い、各層の配線パターンの微細化が進行している。従来は、上層配線と下層配線と孔部との目合わせの誤差や信頼性の向上を考慮して、接続点（孔部が形成されるべき場所）の部分だけ上層配線の配線幅を太くし、この配線幅が太くなったところのほぼ中心に孔部が形成されるようにしていた。しかしながら、一部にせよ配線幅が太くなっていることは、その太い幅の部分を基準に配線間隔などを決定することになるので、配線密度の向上の妨げとなり、ひいては半導体装置の集積度の向上の妨げともなる。半導体装置の高集積化に対応して配線ピッチを極小化すると、配線間隔と配線幅がほぼ同等となるため、接続点に対応した配線の太らせはなくなけなければならない。また、孔部の径も、配線からはみだし

ないという条件下でなるべく大きくすることが求められてきている。

【0005】そこで、最近、ボーダレスビア配線技術と呼ばれる、孔部（ビア）の形成部において上層配線の幅を太くすることなく、上層配線の幅とほぼ同じ直径のビアを設ける技術が採用されるようになってきた。ボーダレスビア配線技術による多層配線構造では、一般に、ビア内のプラグをタングステンで構成し、上層配線をアルミニウムかアルミニウム合金で構成する。図6(a)はボーダレスビア配線技術によらない従来の多層配線構造でのアルミニウム配線層71（上層配線）とビア72との位置関係を示す上面図であり、図6(b)はボーダレスビア配線技術による多層配線構造でのアルミニウム配線層71（上層配線）とビア72との位置関係を示す上面図である。

【0006】アルミニウム配線とタングステンプラグを用いる場合一般にいえることであるが、ボーダレスビア配線技術を採用した場合、エレクトロマイグレーションによるアルミニウム配線（特に上層配線）の抵抗上昇や断線が無視できないという問題点がある。アルミニウム配線とタングステンプラグとの界面ではエレクトロマイグレーションによるアルミニウム原子の流れが不連続となるため、空孔（ペーカンシー）の発生が起こり、この空孔が核成長することによってボイドが発生し、不良へとつながる。図7(a)はエレクトロマイグレーションによる不良の発生を説明する模式断面図である。層間絶縁膜81にビアホールが形成されてそこにタングステンプラグ82が充填されており、このタングステンプラグ82を介してA1（アルミニウム）合金からなる下層配線83と、同じくA1合金からなる上層配線84とが電氣的に接続しているものとし、上層配線84から下層配線83に向かって電流が流れるものとする。上層配線84はビアホールの位置で終端しており（上層配線84のみについて見ればビアホールの位置で行き止まりとなっており）、上層配線84において、電流の経路に関して遠方の方向を前方と呼ぶことにする。すると、上層配線84において、図示斜線部で示すように、タングステン／アルミニウム界面などからエレクトロマイグレーションによるボイド85が発生する。ボーダレスビア配線技術を用いる場合には、ビア近傍でのアルミニウムの体積が小さいので、エレクトロマイグレーションによって不具合が生じるまでの寿命（EM寿命）が劣化する。

【0007】また、このような不良に対し、ビア近傍のアルミニウム層からアルミニウム原子が補われる現象があり（あるいは、空孔がビア部から拡散して移動する）、これはリザーバー効果と呼ばれている。リザーバー効果により、ビア部でのボイド発生までの時間が長くなり、EM寿命が長くなる。従来の多層配線構造では、ビア近傍でのアルミニウム配線の太らせ部分がリザーバーとして機能していた。しかしながらボーダレスビア配線では、

リザーバーがなくなるために、従来の配線に比べてEM寿命が短くなるのは避けられなかった。ただし、配線の長手方向への延長もリザーバーとしての効果があることが分かっており、そこで、図7(b)に示すように、ボーダレスビア配線において、アルミニウム合金からなる上層配線84をビアホール位置からさらに後方に延長してリザーバー86を形成することが行われるようになってきた。このようにリザーバー86を設けた場合、電流がほとんど（全く）流れていないリザーバー部からボイドが発生して成長し、このボイドがビア部に達したときに初めて不良となるため、リザーバーがないときよりもEM寿命が長くなり、上層配線84の耐EM特性が向上する。

【0008】しかしながら、リザーバー86を設けたとしても、図7(c)に示すように、上層配線84とプラグ82との接続位置よりも前方側でボイド85が生成して断線が発生することがあり、そのような場合にはEM寿命を長くすることはできない。

【0009】

【発明が解決しようとする課題】本発明の目的は、エレクトロマイグレーションによって発生したボイド等による抵抗上昇や断線が防止され、EM寿命が長い上層配線を有する半導体装置の多層配線構造を提供することにある。

【0010】

【課題を解決するための手段】本発明者は、リザーバー効果が生じる理由を詳細に検討し、本発明を完成するに至った。リザーバー効果が生じる原因として、濃度勾配による空孔の拡散が挙げられる。層間絶縁膜内にはほぼ垂直に設けられた孔部（ビアホール）がプラグで充填されているとし、層間絶縁膜上に設けられた配線に対し、上述の図7に示すように、プラグの上面と配線の一端側の底面とが接合している場合を考える。配線の底面での電流密度は、プラグと配線との接合領域内の点のうち、図において電流が折れ曲がるコーナ部分の最内角の点（後述の図1では点O）、すなわち、プラグでの最前方の点で最大となり、この点の位置での空孔発生が多くなる。ここで発生した空孔はその濃度勾配によって拡散する。従来の、ビア形成位置で配線幅を太らせるものの場合（図6(a)に示すもののような場合）、配線を太らせた方向に電流密度勾配が生じ、この電流密度勾配に沿って空孔が拡散するため、リザーバー効果が顕著になると考えられる。ボーダレスビア配線の場合も、配線長手方向に延長したリザーバーをより効果的にするには、空孔がリザーバー方向（後方）に拡散するような電流密度分布にする必要がある。そこで本発明者は、孔部を有する層間絶縁膜と、層間絶縁膜上に形成され第1の端部と第2の端部とを有する帯状の配線と、孔部内に充填され導電性材料からなり一端が第1の端部側で配線と接合するプラグとを有し、配線の第2の端部側とプラグの他端側との間で電氣的接続を確立する半導体装置の多層配線構造におい

て、配線の第1の端部側を後方、第2の端部側を前方とし、配線の第2の端部側からプラグの他端側へ電流を流した場合に、配線と前記プラグとの接合領域内の点のうち最も電流密度が大きくなる点を基準として、配線の長手方向に関し、前方側よりも後方側の方が電流密度勾配が大きくなるように、配線及びプラグの材質と、配線の配線幅方向の断面形状とが定められている、半導体装置の多層配線構造とすることによって、本発明を完成させた。したがって、本発明では、配線の後方側に延在するリザーバーを設けることが特に好ましい。

【0011】ここで電流密度勾配が配線方向（前方）の方が大きいと、空孔拡散がその方向に起きてしまって、その結果、配線中からボイド発生が起こり、リザーバー中に起こるものと異なってこのボイドは電流経路にあるため、即、抵抗上昇につながり、ひいては断線につながる。前方側の方が電流密度勾配が大きい場合には、後方側にリザーバーを設けてもその効果が得られなくなるのである。

【0012】本発明者によって見いだされた具体的数値を挙げれば、配線がアルミニウムまたはアルミニウム合金からなり、プラグがタングステンからなる場合、配線の長手方向に沿ったプラグの差し渡しを d とし、配線の厚さを t とすると、 t/d を1未満とする。好ましくは、 $t/d \leq 0.75$ であるようにする。また、配線の後方側への延在部分つまりリザーバー部分を設けることが好ましく、リザーバー部分の長さは $0.2 \mu\text{m}$ 以上であるようにするとよい。

【0013】本発明において、孔部とは層間接続のために層間絶縁膜に開口されるものを総称したものであって、一般に、ビアホール、コンタクトホール、スルーホールなどと呼ばれるもののことである。本発明では、この孔部内に導電性物質（例えばタングステンなど）からなるプラグを充填し、プラグの上面と層間絶縁膜上の配線の底面とが電気的に接合するようにして、多層配線構造を形成している。その際、孔部の形状とプラグの形状は一致しているものと考えてよい。孔部（ビア）の上面形状は、通常、矩形あるいは円形、楕円形である。微細加工上の限界から、矩形のビアのつもりとして形成しても、1辺の長さが $0.5 \mu\text{m}$ 以下程度になると、角部がかなり丸みを帯びてくるようになり、だんだん、円形、楕円形のビアとの区別がつきにくくなっていく。本発明において、プラグの差し渡しとは、配線方向に平行な辺を持つ矩形の孔部にプラグを形成する場合であれば、その孔部の辺の長さのことであり、楕円形や円形の孔部にプラグを形成する場合であれば、その孔部の径のことである。本発明では、楕円形のビアのように、配線幅方向のプラグの差し渡しが、配線の長手方向に沿ったプラグの差し渡しと異なってもよい。むしろ、上述の t/d の値を所望のものとするために、積極的に楕円形や長方形のプラグとすることができる。

【0014】

【発明の実施の形態】次に、本発明の好ましい実施の形態について、図面を参照して説明する。図1(a)は、多層配線構造における上層配線とビアとの関係を示す上面図、図2(b)は、多層配線構造を示す模式断面図である。

【0015】この多層配線構造は、アルミニウムあるいはアルミニウム合金（典型的には、アルミニウムに少量の銅を含有させた）からなる帯状の上層配線11を層間絶縁膜14上に形成したものであって、上層配線11の一端側にボーダレスビア配線構造となるように、ビア12が形成されている。ビア12は、層間絶縁膜14に略矩形的の孔部（ビアホール）を形成してそこにタングステンを充填してタングステンプラグとしたものである。ビアホールは層間絶縁膜14の表面に対してほぼ垂直に延びている。ビア12の上面（一端）は層間絶縁膜14の表面と同じレベルにあって、上層配線11の底面と接合し、上層配線11とビア12との間で電気的な接続が確立している。ビア12の他端は、不図示の下層配線に接合し、これによって、上層配線11と下層配線との層間接続が確立している。

【0016】図において、上層配線11の配線幅は w で表されており、ビア12の配線幅方向の差し渡しも w となっている。また、ビア12の配線長手方向の差し渡しは d である。ビア12の前端部（ビア12と上層配線11との接合部分のうち最も前方側の位置）が点Oで表されている。上層配線11の配線幅方向の断面形状は矩形であり、上層配線11の厚さは t である。上層配線11は、後方側にも延在してリザーバー13を形成しており、リザーバー13の延在長は、ビア12の後端部（ビア12と上層配線11との接合部分のうち最も後方側の位置）から k である。

【0017】この多層配線構造では、上層配線11の厚さ t とビア12の配線長手方向の差し渡し d との比 t/d が1未満、好ましくは 0.75 以下となっている。この多層配線構造では、上層配線11での電流密度を考えると、ビア12の前端部（点O）の位置で最大となるが、 t/d をここで述べたように設定したことにより、電流密度勾配が点Oを基準として前方側よりも後方側で大きくなるため、点Oの近傍で発生した空孔が後方側へと拡散するようになり、ボイドの発生による配線抵抗の上昇や断線が抑制される。

【0018】図2は、図1に示す多層配線構造での t/d の値と電流密度との関係をシミュレーションした結果を示すグラフである。ここでは、上層配線11の底面の位置（図1での太線の位置）での電流密度を、上層配線11の長手方向に沿って計算した。上層配線11として、シリコンが1重量%、銅が0.5重量%、残りがアルミニウムからなるアルミニウム合金を用いるものとして、シミュレーションを行った。距離の原点としては、

上述の点Oを用いた。ビア12の径（配線長手方向の差し渡し） d は $0.4\mu\text{m}$ に固定し、配線膜厚 t を 300nm 、 400nm 、 450nm 、 500nm と変化させて、電流密度を求めた。配線幅 w は、 $0.45\mu\text{m}$ とした。電流密度 I の基準としては、十分に遠方の位置での電流密度 I_0 を用い、 I/I_0 と規格化した電流密度を縦軸に示した。電流密度勾配は、電流密度のグラフの傾きで表される。

【0019】図2から分かるように、 t/d が 0.75 （Aの場合）及び 1 （Bの場合）のときには、前方側よりも後方側で電流密度勾配が大きくなるのに対し、 t/d が 1.125 （Cの場合）及び 1.5 （Dの場合）の時には、前方側と後方側とで電流密度勾配にほとんど差がなくなる。以上より、 t/d を 1 未満とし、好ましくは 0.75 以下とすべきことがわかる。

【0020】次に、リザバー13を設けることの効果について検討した。図3及び図4は、リザバー13の長さ k を 0 （リザバーを設けない）、 $0.2\mu\text{m}$ 及び $1.0\mu\text{m}$ としたときの時間と累積不良率との関係を示したものである。配線幅 w は $0.45\mu\text{m}$ 、ビア12の径（配線長手方向の差し渡し） d は $0.4\mu\text{m}$ とし、配線膜厚 t については 300nm （ $t/d=0.75$ ）と 500nm （ $t/d=1.25$ ）として、 10 個チェーンのビアを構成し、試験温度 200°C 、不良判定条件は抵抗上昇 10% とした。

【0021】図3及び図4から分かるように、リザバーがないと、 $0.2\mu\text{m}$ のリザバーを設けた場合に比べ、かなり寿命が短くなっている。加工精度上の問題によりビアと配線端がきちんと位置決めてきていない影響もあるが、リザバーがない場合に寿命が短くなるのは、拡散する空孔の行き場としてのリザバーの効果が顕著であることを示している。また、リザバーとして長さ $0.2\mu\text{m}$ よりも $1.0\mu\text{m}$ のものを設けた方が寿命が長くなっている。 $t/d=0.75$ のものと $t/d=1.25$ のものを比較すると、 $t/d=0.75$ のものでは、リザバーが長くなると寿命が長くなる上に、寿命のばらつきは小さいままである。これに対し、 $t/d=1.25$ のものでは、リザバーが長くなると寿命のばらつきが大きくなっている。信頼性の観点からは、寿命のばらつきが小さいことが好ましいので、そのことから、 $t/d=0.75$ のものの方が優れていることが分かる。

【0022】図5は、図2と同様のシミュレーションを

行った結果を示すグラフであるが、配線膜厚 t は 450nm に固定し、その代わり、ビア12の径（配線長手方向の差し渡し） d を $0.4\mu\text{m}$ （Aの場合）と $0.6\mu\text{m}$ （Bの場合）として t/d を変化させた場合に、電流密度分布がどうなるかを示したものである。同じ配線膜厚に対しても、ビアを長くすることで、すなわち t/d を小さくすることで、ビア前方の電流密度勾配が後方側よりも大きくなる傾向が得られた。

【0023】

【発明の効果】以上説明したように本発明は、上層配線の厚さを t 、配線の長手方向に沿ったプラグの差し渡し（径）を d として、 t/d を 1 未満、好ましくは 0.75 以下とすることにより、電流密度が最大になると考えられる点Oを基準として、配線の長手方向に関し、電流密度勾配が前方側よりも後方側で大きくなり、これによって空孔が後方側に拡散するようになるので、エレクトロマイグレーションによるボイドの発生による不具合が抑制されるという効果がある。

【図面の簡単な説明】

【図1】(a)は、多層配線構造における上層配線とビアとの関係を示す上面図、(b)は、多層配線構造を示す模式断面図である。

【図2】上層配線での電流密度の長手方向に関する分布のシミュレーション結果を示すグラフである。

【図3】リザバーの長さ k と累積不良率との関係を示すグラフである。

【図4】リザバーの長さ k と累積不良率との関係を示すグラフである。

【図5】上層配線での電流密度の長手方向に関する分布のシミュレーション結果を示すグラフである。

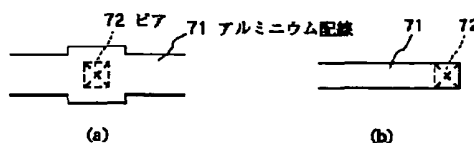
【図6】(a)はボーダレスビア配線技術によらない従来の多層配線構造における上層配線とビア（層間の接続部）との関係を示す上面図、(b)はボーダレス配線における上層配線とビアとの関係を示す上面図である。

【図7】(a)～(c)は、従来のボーダレスビア配線におけるボイドの発生を説明する模式断面図である。

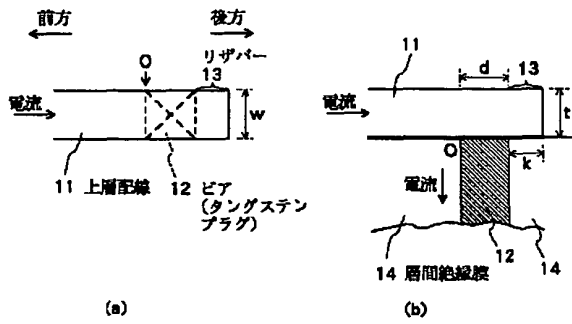
【符号の説明】

- 11 上層配線
- 12 ビア
- 13 リザバー
- 14 層間絶縁膜

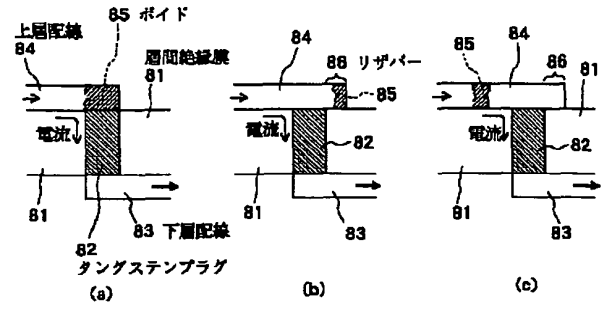
【図6】



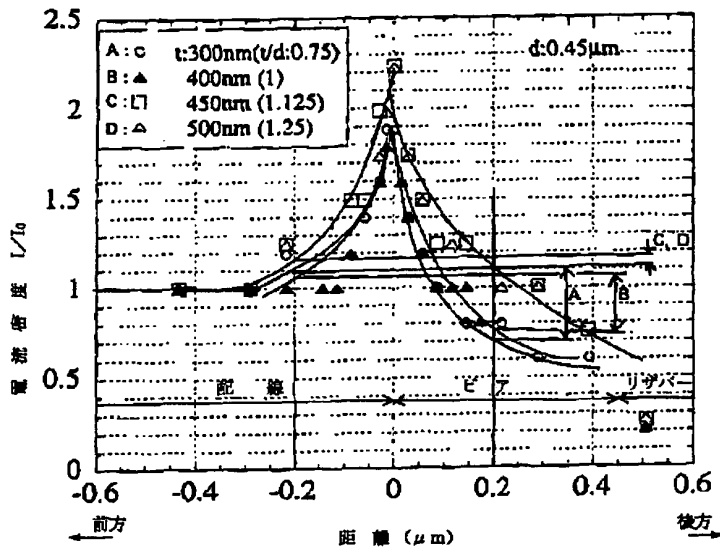
【図1】



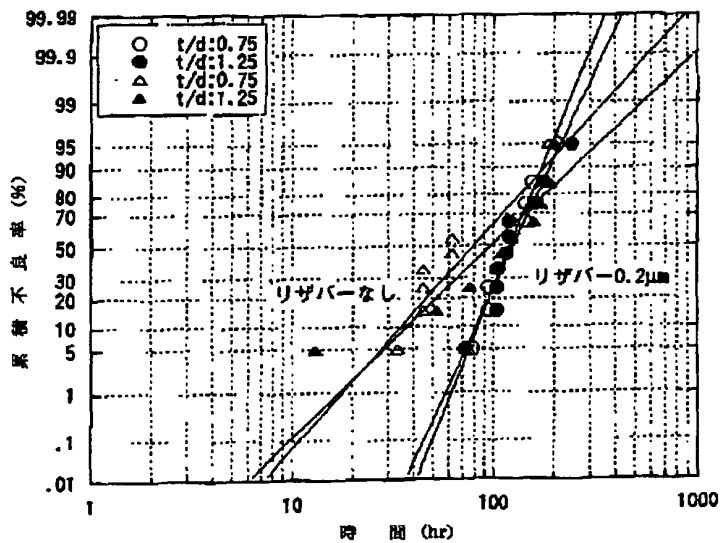
【図7】



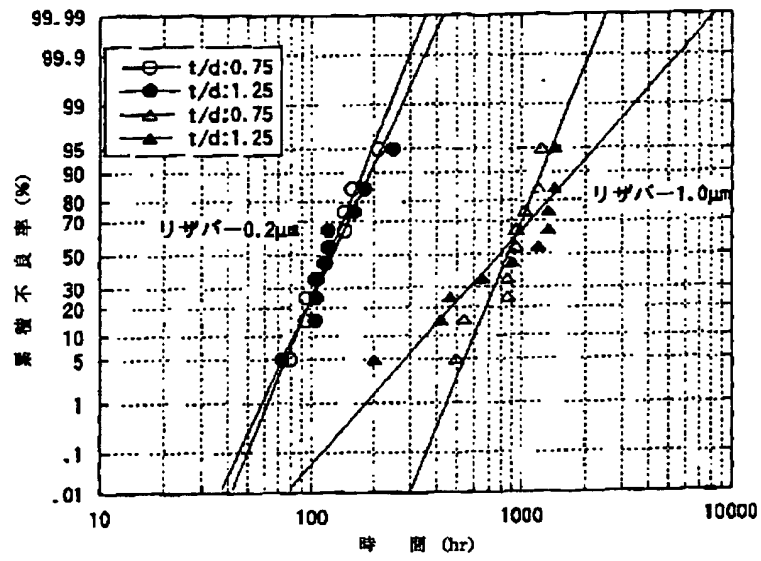
【図2】



【図3】



【図4】



【図5】

